



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001176878 A**

(43) Date of publication of application: 29.06.01

(51) Int. Cl.

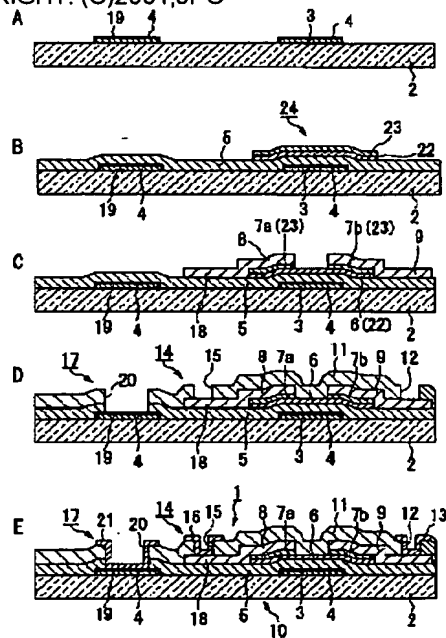
**H01L 21/3205****G02F 1/1343****H01L 21/31****H01L 21/768**(21) Application number: **11363432**(22) Date of filing: **21.12.99**(71) Applicant: **FURONTEKKU:KK**(72) Inventor:  
**MORI RYUJI**  
**SAI MOTONARI**  
**YOSHIDA OSAMU**  
**OBA TOMOFUMI****(54) COPPER WIRING SUBSTRATE AND  
MANUFACTURING METHOD THEREOF, AND  
LIQUID CRYSTAL DISPLAY**

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a method for manufacturing a copper wiring substrate, capable of promoting an insulating characteristic of an upper film by enhancing planarity on a wiring surface.

**SOLUTION:** The method for manufacturing the copper wiring substrate comprises a step for forming a gate electrode 3 and a gate wire 19 (copper wire) on the substrate, a step for nitriding the surface of the copper wiring to form a copper nitride layer 4 by exposing the substrate into ammonia gas atmosphere or ammonia gas plasma, and a step for forming a gate insulating film 5 constituted of a silicon nitride film on the surface of the copper nitride film. The nitride treatment may be substituted for the reduction process or a forming process of a silicon insulating film with a small ratio of a silicon atom percentage content on the surface of the copper wiring.

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-176878  
(P2001-176878A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト* (参考)
H 0 1 L 21/3205		G 0 2 F 1/1343	2 H 0 9 2
G 0 2 F 1/1343		H 0 1 L 21/31	C 5 F 0 3 3
H 0 1 L 21/31		21/88	M 5 F 0 4 5
21/768		21/90	C

審査請求 未請求 請求項の数13 O L (全 11 頁)

(21) 出願番号 特願平11-363432

(22) 出願日 平成11年12月21日 (1999. 12. 21)

(71) 出願人 395003523

株式会社フロンテック

宮城県仙台市泉区明通三丁目31番地

(72) 発明者 森 竜二

宮城県仙台市泉区明通三丁目31番地 株式  
会社フロンテック内

(72) 発明者 蔡 基成

宮城県仙台市泉区明通三丁目31番地 株式  
会社フロンテック内

(74) 代理人 100064908

弁理士 志賀 正武 (外7名)

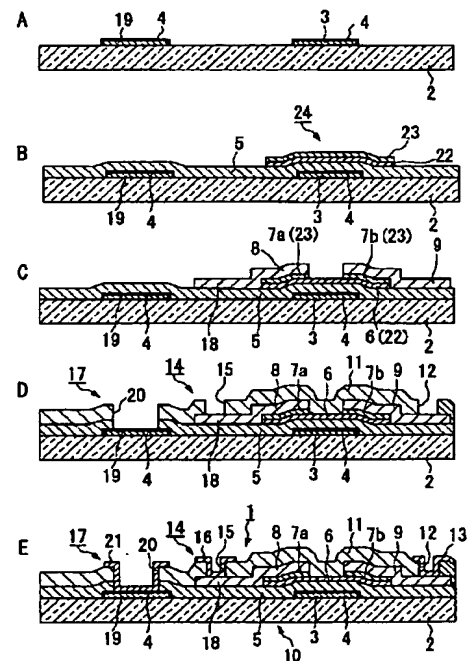
最終頁に続く

(54) 【発明の名称】 銅配線基板およびその製造方法ならびに液晶表示装置

(57) 【要約】

【課題】 配線表面の平坦性を向上させることにより上層膜の絶縁特性を向上させることができる銅配線基板の製造方法を提供する。

【解決手段】 本発明の銅配線基板の製造方法は、基板上にゲート電極3およびゲート線19（銅配線）を形成する工程と、基板をアンモニアガス雰囲気またはアンモニアガスプラズマに曝すことにより銅配線の表面を窒化処理して銅窒化層4を形成する工程と、銅窒化層4の表面にシリコン窒化膜からなるゲート絶縁膜5（シリコン系絶縁膜）を形成する工程とを有している。窒化処理に代えて還元処理を行ってもよい。もしくは、銅配線の表面にシリコン原子含有比率の小さいシリコン系絶縁膜を形成してもよい。



## 【特許請求の範囲】

【請求項1】 少なくとも表面が絶縁性である基板上に設けられた銅配線と、該銅配線の表面に設けられた銅窒化層と、該銅窒化層の表面に設けられたシリコン系絶縁膜とを有することを特徴とする銅配線基板。

【請求項2】 少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板をアンモニアガスを含むガス雰囲気中に曝すことにより前記銅配線の表面に銅窒化層を形成する工程と、該銅窒化層の表面にシリコン系絶縁膜を形成する工程とを有することを特徴とする銅配線基板の製造方法。

【請求項3】 少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板をアンモニアガスプラズマに曝すことにより前記銅配線の表面に銅窒化層を形成する工程と、該銅窒化層の表面にシリコン系絶縁膜を形成する工程とを有することを特徴とする銅配線基板の製造方法。

【請求項4】 少なくとも表面が絶縁性である基板上に設けられた銅配線と、該銅配線の表面が還元処理される還元処理層と、該還元処理層の表面に設けられたシリコン系絶縁膜とを有することを特徴とする銅配線基板。

【請求項5】 少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板を水素ガスを含むガス雰囲気中に曝して前記銅配線の表面を還元処理する工程と、該還元処理された銅配線の表面にシリコン系絶縁膜を形成する工程とを有することを特徴とする銅配線基板の製造方法。

【請求項6】 少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板を水素ガスプラズマに曝して前記銅配線の表面を還元処理する工程と、該還元処理された銅配線の表面にシリコン系絶縁膜を形成する工程とを有することを特徴とする銅配線基板の製造方法。

【請求項7】 少なくとも表面が絶縁性である基板上に設けられた銅配線と、該銅配線の表面に設けられた第1のシリコン系絶縁膜と、該第1のシリコン系絶縁膜の表面に設けられた第2のシリコン系絶縁膜とを有し、前記第1のシリコン系絶縁膜中のシリコン原子比率が前記第2のシリコン系絶縁膜中のシリコン原子比率よりも小さいことを特徴とする銅配線基板。

【請求項8】 前記第1のシリコン系絶縁膜は、膜中のシリコン原子比率が0.41ないし0.44であるシリコン窒化膜であることを特徴とする請求項7記載の銅配線基板。

【請求項9】 前記第1のシリコン系絶縁膜は、膜中のシリコン原子比率が0.32ないし0.34であるシリコン酸化膜であることを特徴とする請求項7記載の銅配線基板。

【請求項10】 少なくとも表面が絶縁性である基板上

に銅配線を形成する工程と、該銅配線の表面にプラズマCVD成膜法により第1のシリコン系絶縁膜を形成する工程と、該第1のシリコン系絶縁膜の表面にプラズマCVD成膜法により前記第1のシリコン系絶縁膜成膜時のシリコン系原料ガスの分圧より高いシリコン系原料ガスの分圧で成膜を行って第2のシリコン系絶縁膜を形成する工程とを有することを特徴とする銅配線基板の製造方法。

【請求項11】 少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板を水素ガスを含むガス雰囲気または水素ガスプラズマに曝して前記銅配線の表面を還元処理する工程と、前記還元処理を施した基板をアンモニアガスを含むガス雰囲気またはアンモニアガスプラズマに曝すことにより前記銅配線の表面に銅窒化層を形成する工程と、該銅窒化層の表面にシリコン系絶縁膜を形成する工程とを有することを特徴とする銅配線基板の製造方法。

【請求項12】 前記シリコン系絶縁膜が、シリコン窒化膜、シリコン酸化膜またはシリコン酸化窒化膜のいずれかであることを特徴とする請求項1、4、7のいずれか1項に記載の銅配線基板。

【請求項13】 一対の基板間に液晶が挟持され、前記一対の基板のうちの一方の基板が請求項1、4、7のいずれか1項に記載の銅配線基板であることを特徴とする液晶表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、銅配線基板およびその製造方法ならびに液晶表示装置に関し、特に、銅配線を有する基板において銅配線の表面を絶縁膜で被覆する技術に関するものである。

【0002】

【従来の技術】近年、LSI等の半導体デバイスや液晶表示装置の分野において、配線材料として従来多用されていたアルミニウム、クロム等の金属に代えて、銅が用いられるようになってきている。その理由は、近年の半導体デバイスや液晶表示装置の動作の高速化に伴い、配線抵抗の増大による信号遅延の問題が顕在化しているが、アルミニウム等に比べて低抵抗の金属である銅の使用によってこの問題の解決が期待できるからである。

【0003】その反面、配線材料としての銅は、酸化性や腐食性が高い、シリコン膜と接触するとシリコンと銅が相互拡散する、というように特性的に若干不安定である。半導体デバイスや液晶表示装置に銅配線を用いる場合には銅配線を絶縁しなければならないため、上述した銅の拡散防止対策が必要になる。従来の対策の一つとしては、銅の表面を低圧CVD法によるシリコン窒化膜で被覆し、このシリコン窒化膜を単なる絶縁膜としてだけでなく銅の拡散バリア層として機能させる方法が提案されている。

【0004】

【発明が解決しようとする課題】しかしながら、上記の従来の銅の拡散防止技術には以下の問題点が残されていた。低圧CVD法を用いて銅の表面にシリコン窒化膜を成膜する際に、銅シリサイド(Cu<sub>2</sub>Si)が異常成長して突起が形成され、銅配線の表面の平坦性が悪くなる。この状態では突起の箇所には電荷が集中するので、突起の箇所を中心として絶縁膜の破壊が生じることがあり、銅配線の上層に形成したシリコン窒化膜の絶縁特性が低下してしまう。この現象は絶縁膜を薄膜化する程、10 顕著に現れる。よって、ある程度の絶縁特性を確保しようとするシリコン窒化膜の膜厚を厚くする必要があるが、そうすると成膜時間が長くなるので、製造プロセス上好ましくない。これらのことから、より薄い膜厚であっても良好な絶縁特性を確保できる拡散バリア層の提供が求められていた。

【0005】本発明は、上記の課題を解決するためになされたものであって、配線表面の平坦性を向上させることにより上層膜の絶縁特性を向上させることができる銅配線基板およびその製造方法、ならびにこの銅配線基板を用いた液晶表示装置を提供することを目的とする。

【0006】

【課題を解決するための手段】上記の目的を達成するために、本発明の第1の銅配線基板は、少なくとも表面が絶縁性である基板上に設けられた銅配線と、銅配線の表面に設けられた銅窒化層と、銅窒化層の表面に設けられたシリコン系絶縁膜とを有することを特徴とするものである。

【0007】上記本発明の第1の銅配線基板の製造方法には、2つの方法が考えられる。その一つは、少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板をアンモニアガスを含むガス雰囲気中に曝すことにより銅配線の表面に銅窒化層を形成する工程と、銅窒化層の表面にシリコン系絶縁膜を形成する工程とを有する方法である。

【0008】他の一つは、少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板をアンモニアガスプラズマに曝すことにより銅配線の表面に銅窒化層を形成する工程と、銅窒化層の表面にシリコン系絶縁膜を形成する工程とを有する方法である。

【0009】本発明の第2の銅配線基板は、少なくとも表面が絶縁性である基板上に設けられた銅配線と、銅配線の表面が還元処理されてなる還元処理層と、還元処理層の表面に設けられたシリコン系絶縁膜とを有することを特徴とするものである。

【0010】上記本発明の第2の銅配線基板の製造方法には、2つの方法が考えられる。その一つは、少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板を水素ガスを含むガス雰囲気中に曝して銅配線の表面を還元処理する工程と、還元処理された銅配線

の表面にシリコン系絶縁膜を形成する工程とを有する方法である。

【0011】他の一つは、少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板を水素ガスプラズマに曝して銅配線の表面を還元処理する工程と、還元処理された銅配線の表面にシリコン系絶縁膜を形成する工程とを有する方法である。

【0012】本発明の第3の銅配線基板は、少なくとも表面が絶縁性である基板上に設けられた銅配線と、銅配線の表面に設けられた第1のシリコン系絶縁膜と、第1のシリコン系絶縁膜の表面に設けられた第2のシリコン系絶縁膜とを有し、第1のシリコン系絶縁膜中のシリコン原子比率が第2のシリコン系絶縁膜中のシリコン原子比率よりも小さいことを特徴とするものである。

【0013】前記第1のシリコン系絶縁膜として、膜中のシリコン原子比率が0.41ないし0.44のシリコン窒化膜、もしくは膜中のシリコン原子比率が0.32ないし0.34のシリコン酸化膜を用いることが望ましい。

【0014】上記本発明の第3の銅配線基板の製造方法は、少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、銅配線の表面にプラズマCVD成膜法により第1のシリコン系絶縁膜を形成する工程と、第1のシリコン系絶縁膜の表面にプラズマCVD成膜法により第1のシリコン系絶縁膜成膜時のシリコン系原料ガスの分圧より高いシリコン系原料ガスの分圧で成膜を行って第2のシリコン系絶縁膜を形成する工程とを有することを特徴とする。

【0015】また、本発明の他の銅配線基板の製造方法として、少なくとも表面が絶縁性である基板上に銅配線を形成する工程と、前記基板を水素ガスを含むガス雰囲気または水素ガスプラズマに曝して銅配線の表面を還元処理する工程と、還元処理を施した基板をアンモニアガスを含むガス雰囲気またはアンモニアガスプラズマに曝すことにより前記銅配線の表面に銅窒化層を形成する工程と、銅窒化層の表面にシリコン系絶縁膜を形成する工程とを有する方法を用いることもできる。

【0016】本発明でいう「シリコン系絶縁膜」とは、具体的には、シリコン窒化膜、シリコン酸化膜、シリコン酸化窒化膜のいずれかを指す。

【0017】本発明者らは、まず最初に、絶縁特性を低下させる原因となる銅配線表面の突起を形成する物質が何であるかを同定するとともに、突起が製造工程中のどの時点で形成されるかを調べた。その調査結果について説明する。膜厚150nmの銅膜を形成してからその表面に膜厚50nmのシリコン窒化膜を形成するまでの工程において、各工程終了後の銅膜の表面粗さを測定した。シリコン窒化膜の成膜条件は、原料ガスとしてモノシラン(SiH<sub>4</sub>)／アンモニア(NH<sub>3</sub>)／窒素

(N<sub>2</sub>)を用い、ガス流量がSiH<sub>4</sub>／NH<sub>3</sub>／N<sub>2</sub>=90

sccm/630sccm/1350sccm、基板温度が300℃、圧力が150Pa、高周波電力(RF)印加前の原料ガスの流通時間が100秒、である。

【0018】各工程毎の表面粗さの測定値を図13に示す。横軸は各工程、縦軸は表面粗さ(nm)である。図13に示すように、銅成膜後、銅膜のパターニング後、CVD工程での基板のプレヒート後までは表面粗さは10nm程度の平滑な面であり、ばらつきも少ない。ところが、CVDチャンバー内にガスを導入すると表面粗さは60nm程度にまで大きくなり、ばらつきも非常に大

きくなる。この工程分析結果から、シリコン窒化膜成膜時のCVD工程でのガス流入後に銅膜の表面粗さが大きくなることがわかった。

【0019】また、アンモニアガスおよび窒素ガスの流量は変えずにモノシランガスの流量のみを変えて数種のシリコン窒化膜を成膜し、それらの表面粗さを測定した結果を図14に示す。横軸はモノシランガス流量(sccm)、縦軸は表面粗さ(nm)である。なお、シリコン窒化膜の成膜条件は、RF印加前の原料ガスの流通時間を30秒とした以外は上記の条件と同一である。図14に示すように、モノシランガス流量と表面粗さには相関があり、モノシランガス流量が多くなる程、銅膜の表面粗さが大きくなることがわかった。また、この測定と同時に、原子間力走査顕微鏡(Atomic Force Microscope、以下、AFMと略記する)を用いてモノシランガス流量を変えたサンプルの銅表面を観察したところ、モノシランガス流量が多いサンプルでは銅表面に突起が生成されているのが観察された。さらに、この突起を元素分析したところ、銅シリサイドであることを確認した。

【0020】これらの調査結果から、本発明者は、銅膜上にシリコン窒化膜を積層する際に銅表面に生成される突起は、モノシランガスが銅表面と接触した際にシリコンと銅とが反応を起こし、銅シリサイドが析出したものであることを確認した。このことから、シリコン原子を含むガスと銅とが極力接触しないようにすることによって、突起の発生が抑制できると考えた。そこで具体的には、

- ① 銅配線の表面を窒化処理して銅窒化層を形成した後、銅窒化層の表面にシリコン系絶縁膜を形成する方法、
- ② 銅配線の表面を還元処理して還元処理層を形成した後、還元処理層の表面にシリコン系絶縁膜を形成する方法、
- ③ 銅配線の表面に、まず膜中のシリコン原子比率が通常よりも小さい第1のシリコン系絶縁膜を形成し、その後、膜中のシリコン原子比率が第1のシリコン系絶縁膜のそれよりも大きい第2のシリコン系絶縁膜を形成する方法、

を提案した。

【0021】すなわち、上記①および②は銅表面に銅の

変質層を形成することによってシリコン原子を含むガスと銅とを接触させないようにするもの、上記③はシリコン原子を含むガスと銅とが接触してもシリコンと銅との反応が極力抑制されるように成膜の初期段階ではシリコン系原料ガスの分圧を下げておくというものである。なお上記③の方法において、第1のシリコン系絶縁膜を形成した後、第2のシリコン系絶縁膜を形成する理由は、シリコン原子比率が小さいシリコン系絶縁膜はストレスが大きく、緻密な膜になるが、ステップカバレッジが悪くなる特性を持つことがわかっている。そのため、その上にシリコン原子比率が大きく、あまり緻密な膜ではないが、ステップカバレッジの良いシリコン系絶縁膜を形成することによって、第1層目のステップカバレッジの悪さを補うためである。いずれにしても、これらの方法によって銅表面における突起の発生が抑制できるので、この上に形成するシリコン系絶縁膜の絶縁特性を従来に比べて向上することができる。

【0022】本発明の液晶表示装置は、一対の基板間に液晶が挟持され、一対の基板のうちの一方の基板が上記本発明の銅配線基板であることを特徴とするものである。本発明の液晶表示装置によれば、本発明の銅配線基板を用いたことにより絶縁不良による動作不良等の不具合を生じることなく、動作の高速化を実現することができる。

【0023】

【発明の実施の形態】〔第1の実施の形態〕以下、本発明の第1の実施の形態を図1を参照して説明する。図1は本実施の形態のTFTアレイ基板の製造方法(銅配線基板の製造方法)を示す工程断面図である。本実施の形態はTFTアレイ基板のゲート配線(ゲート電極)に銅配線を適用した例である。なお、この図では、TFT部分に加えてソース線の端子部、ゲート線の端子部も1つの図面の中に描いてある。このTFTアレイ基板は逆スタガ(ボトムゲート)構造のTFTを有する基板であって、例えば液晶表示装置の液晶を挟んで対峙する一対の基板のうち、一方の基板を構成するものである。

【0024】このTFTアレイ基板1は、図1Eに示すように、透明基板2上に銅からなるゲート電極3が形成されており、ゲート電極3の表面は銅が窒化処理されてなる銅窒化層4で被覆されている。ゲート電極3上にはシリコン窒化膜からなるゲート絶縁膜5が形成され、ゲート絶縁膜5上にアモルファスシリコン(a-Si)からなる半導体能動膜6が形成され、リン等のn型不純物を含むアモルファスシリコン(a-Si:n')からなるオーミックコンタクト層7a、7bを介して半導体能動膜6上からゲート絶縁膜5上にわたってアルミニウム、クロム、モリブデン等の金属からなるソース電極8(ソース線18)およびドレイン電極9が形成されている。そして、これらソース電極8、ドレイン電極9、ゲート電極3等で構成されるTFT10を覆うパッシベ

ション膜11が形成され、ドレイン電極9上のパッシベーション膜11にコンタクトホール12が形成されている。さらに、このコンタクトホール12を通じてドレイン電極9と電氣的に接続されるインジウム錫酸化物(Indium Tin Oxide, 以下、ITOと略記する)、インジウム錫亜鉛酸化物(Indium Tin Zinc Oxide, 以下、ITZOと略記する)等の透明性導電膜からなる画素電極13が設けられている。

【0025】またソース線端子部14では、ソース線18上のパッシベーション膜11にコンタクトホール15が形成され、コンタクトホール15を通じてソース線8と電氣的に接続されるITO、ITZO等の透明性導電膜からなるソース端子パッド16が形成されている。同様に、ゲート線端子部17では、ゲート線19上のゲート絶縁膜5およびパッシベーション膜11にコンタクトホール20が形成され、コンタクトホール20を通じてゲート線19と電氣的に接続されるITO、ITZO等の透明性導電膜からなるゲート端子パッド21が形成されている。

【0026】次に、このTFTアレ基板1を製造する手順を説明する。まず、図1Aに示すように、透明基板2上に銅膜を成膜し、これをバターンニングしてゲート電極3およびゲート線19を形成する。次に、ゲート電極3およびゲート線19を構成する銅膜の表面の窒化処理を行い、銅表面を銅窒化層4で覆う。

【0027】この窒化処理には以下の2つの方法を採用することができる。一つはアンモニアガスを含むガス雰囲気中に曝す方法であり、他の一つはアンモニアガスプラズマに曝す方法である。本実施の形態の場合、窒化処理後、引き続いてゲート絶縁膜5となるシリコン窒化膜を形成するので、1台のCVD装置を用いて窒化処理とシリコン窒化膜の成膜を連続して行うことができる。

【0028】前者の方法を採用する場合、ゲート電極3およびゲート線19を形成した透明基板2をCVD装置のチャンパー内に導入した後、チャンパー内圧力を150Pa、基板温度を300℃とし、まず、アンモニア(NH<sub>3</sub>)と窒素(N<sub>2</sub>)の混合ガスをNH<sub>3</sub>/N<sub>2</sub>=630sccm/1350sccmの流量で1分間供給し、アンモニアガスを含むガス雰囲気に基板表面を曝すことによって銅膜表面の窒化処理を行う。

【0029】次いで、チャンパー内に供給するガスをモノシラン(SiH<sub>4</sub>)とアンモニア(NH<sub>3</sub>)と窒素(N<sub>2</sub>)の混合ガスに切り換え、その流量をSiH<sub>4</sub>/NH<sub>3</sub>/N<sub>2</sub>=90sccm/630sccm/1350sccmとし、シリコン窒化膜を成膜する。

【0030】後者の方法を採用する場合、ゲート電極およびゲート配線を形成した透明基板をCVD装置のチャンパー内に導入した後、チャンパー内圧力を150Pa、基板温度を300℃とし、アンモニア(NH<sub>3</sub>)と窒素(N<sub>2</sub>)の混合ガスをNH<sub>3</sub>/N<sub>2</sub>=630sccm/135

0sccmの流量で供給すると同時に、rf<sub>1</sub>が2.15W/cm<sup>2</sup>(40MHz)の高周波電力を印加してプラズマを発生させ、アンモニアガスプラズマに基板表面を1分間曝すことによって銅膜表面の窒化処理を行う。以降、前者の方法と同様にガスを切り換え、シリコン窒化膜の成膜を行う。

【0031】シリコン窒化膜からなるゲート絶縁膜5を形成した後、図1Bに示すように、a-Si膜22、a-Si:n<sup>+</sup>膜23を順次成膜し、一つのフォトマスクを用いてこれらa-Si膜22、a-Si:n<sup>+</sup>膜23を一括してバターンニングすることによりゲート電極3上にゲート絶縁膜5を介してアイランド部24を形成する。

【0032】次に、図1Cに示すように、全面にアルミニウム、クロム、モリブデン等の金属膜を成膜した後、これをバターンニングして上記金属膜からなるドレイン電極9、ソース電極8およびソース線18を形成し、さらにa-Si膜22のチャネル部上のa-Si:n<sup>+</sup>膜23を除去してa-Si:n<sup>+</sup>膜23からなるオーミックコンタクト層7a、7bを形成するとともに、a-Si膜22からなる半導体能動膜6を形成する。

【0033】次に、図1Dに示すように、全面にパッシベーション膜11を成膜し、これをバターンニングすることによりドレイン電極9上のパッシベーション膜11を開口し、ドレイン電極9と次に形成する画素電極13を電氣的に接続するためのコンタクトホール12を形成する。この際、ソース線端子部14においては、ソース線18上のパッシベーション膜11を開口し、ソース線18と次に形成するソース端子パッド16を電氣的に接続するためのコンタクトホール15を形成する。同様に、ゲート線端子部17においては、ゲート線19上のゲート絶縁膜5およびパッシベーション膜11を開口し、ゲート線19と次に形成するゲート端子パッド21を電氣的に接続するためのコンタクトホール20を形成する。

【0034】最後に、図1Eに示すように、全面にITZO膜を成膜し、これをバターンニングすることにより画素電極13を形成する。同時に、ソース線端子部14においてはソース線18上にソース端子パッド16を形成し、ゲート線端子部17においてはゲート線19上にゲート端子パッド21を形成する。以上の工程を経て、本実施の形態のTFTアレ基板1が完成する。

【0035】本実施の形態のTFTアレ基板1の製造方法は、銅からなるゲート電極3およびゲート線19を形成し、銅の表面を窒化処理して銅窒化層4を形成した後、シリコン窒化膜からなるゲート絶縁膜5を成膜する方法である。つまり、CVD装置のチャンパー内においてシリコン窒化膜を成膜する際に、モノシランを含むガス雰囲気に基板が曝されても、銅窒化層4が介在しているために銅とモノシランガスが直接接触することがなく、銅シリサイドの突起の発生が抑制される。その結

果、ゲート電極3およびゲート線19上に形成するシリコン窒化膜、すなわちゲート絶縁膜5の絶縁特性を従来に比べて向上することができる。

【0036】[第2の実施の形態]以下、本発明の第2の実施の形態を図2を参照して説明する。図2は本実施の形態のTFTアレイベースの製造方法を示す工程断面図である。本実施の形態のTFTアレイベースの製造方法は第1の実施の形態とほぼ同様であり、第1の実施の形態では、銅配線（ゲート電極およびゲート配線）の形成後、シリコン窒化膜（ゲート絶縁膜）の形成前に銅配線表面の窒化処理を行っていたのに対し、本実施の形態においては、同じ工程で窒化処理に代えて還元処理を行う点が異なるのみである。したがって、図2において図1と共通の構成要素には同一の符号を付し、詳細な説明は省略する。

【0037】本実施の形態のTFTアレイベース25の製造方法においては、まず、図2Aに示すように、透明基板2上にゲート電極3およびゲート線19を形成した後、これらゲート電極3、ゲート線19を構成する銅膜の表面の還元処理を行い、銅表面に還元処理層26を形成する。

【0038】この還元処理についても、第1の実施の形態と同様、以下の2つの方法を採用することができる。一つは水素ガス雰囲気中に曝す方法であり、他の一つは水素ガスプラズマに曝す方法である。還元処理後、続いてゲート絶縁膜5となるシリコン窒化膜を成膜するので、1台のCVD装置を用いて還元処理とシリコン窒化膜の成膜を連続して行うことができる。

【0039】前者の方法を採用する場合、ゲート電極3およびゲート線19を形成した透明基板2をCVD装置のチャンバー内に導入した後、チャンバー内圧力を100Pa、基板温度を300℃とし、まず、水素（ $H_2$ ）ガスを500sccmの流量で供給し、水素ガス雰囲気中に基板表面を3分間曝すことによって銅膜表面の還元処理を行う。銅膜表面に製造工程中に形成された自然酸化膜が付いていたとしても、この還元処理によって自然酸化膜は消滅し、表面は還元処理層26となる。

【0040】次のシリコン窒化膜の成膜条件は第1の実施の形態と同様である。すなわち、チャンバー内に供給するガスをモノシラン（ $SiH_4$ ）とアンモニア（ $NH_3$ ）と窒素（ $N_2$ ）の混合ガスに切り換え、その流量を $SiH_4/NH_3/N_2=90\text{ sccm}/630\text{ sccm}/1350\text{ sccm}$ とし、チャンバー内の圧力が所望の圧力に達した後、プラズマを発生させ、シリコン窒化膜の成膜を行う。

【0041】後者の方法を採用する場合、ゲート電極3およびゲート線19を形成した透明基板2をCVD装置のチャンバー内に導入した後、チャンバー内圧力を100Pa、基板温度を300℃とし、水素ガスを500sccmの流量で3分間供給するとともに、0.43W/cm

（40MHz）の高周波電力を印加してプラズマを発生させ、水素ガスプラズマに基板表面を曝すことによって銅膜表面の還元処理を行う。以降、前者の方法と同様に、シリコン窒化膜の成膜を行う。

【0042】本実施の形態の場合も、還元処理層26を形成したことにより銅シリサイドの突起の発生が抑制されるため、シリコン窒化膜からなるゲート絶縁膜5の絶縁特性が向上する、という第1の実施の形態と同様の効果を得ることができる。

【0043】[第3の実施の形態]以下、本発明の第3の実施の形態を図3を参照して説明する。図3は本実施の形態のTFTアレイベースの製造方法を示す工程断面図である。第1および第2の実施の形態では銅配線（ゲート電極およびゲート配線）の形成後、シリコン系絶縁膜の成膜前に銅配線表面の窒化処理や還元処理を行っていたのに対し、本実施の形態では銅配線の表面処理は行わずに、シリコン系絶縁膜の成膜をガスの混合比が異なる2つの成膜条件で行う点が異なっている。図3においても図1と共通の構成要素には同一の符号を付し、詳細な説明は省略する。

【0044】このTFTアレイベース28は、図3Eに示すように、ゲート電極3上にシリコン窒化膜からなるゲート絶縁膜が形成されているが、このゲート絶縁膜はシリコンの原子比率が異なる2層のシリコン窒化膜から構成されている。ゲート電極3に直接接触する下層側シリコン窒化膜29は、膜中のシリコンの原子比率が0.41ないし0.44であり、上層側シリコン窒化膜30は下層側シリコン窒化膜29よりも膜中のシリコンの原子比率が大きくなっている。その他の構成は上記実施の形態と同様である。

【0045】次に、このTFTアレイベース28を製造する手順を説明する。まず、図3Aに示すように、透明基板2上に銅膜を成膜し、これをパターニングしてゲート電極3およびゲート線19を形成する。次に、ゲート電極3およびゲート線19上を含む全面にゲート絶縁膜29、30となるシリコン窒化膜を成膜する。上述したように、ここでは2層のシリコン窒化膜を形成するが、これらはガスの混合比（分圧）を変えるだけであるから、1台のCVD装置を用いて2層のシリコン窒化膜の成膜を連続して行うことができる。

【0046】まず、ゲート電極3およびゲート線19を形成した透明基板2をCVD装置のチャンバー内に導入した後、チャンバー内圧力を150Pa、基板温度を300℃とし、モノシラン（ $SiH_4$ ）とアンモニア（ $NH_3$ ）と窒素（ $N_2$ ）の混合ガスを $SiH_4/NH_3/N_2=40\text{ sccm}/160\text{ sccm}/600$ ないし $1200\text{ sccm}$ の流量で供給し、チャンバー内圧力が所望の150Paに達した後、高周波電力を印加してプラズマを発生させ、シリコン窒化膜の成膜を行う。これにより、膜厚50nm程度の下層側シリコン窒化膜を成膜することができ

る。

【0047】次に、原料ガス中のモノシランガスの分圧を上げて上層側シリコン窒化膜の成膜を行う。すなわち、チャンパー内に供給する原料ガスの混合比を $\text{SiH}_4/\text{NH}_3/\text{N}_2 = 40 \text{ sccm}/160 \text{ sccm}/300 \text{ sccm}$ に切り換え、その他の成膜条件は変えることなく、シリコン窒化膜を成膜することにより、下層側シリコン窒化膜よりも膜中のシリコンの原子比率が大きい上層側シリコン窒化膜が形成される。上層側シリコン窒化膜については、少なくとも下層側シリコン窒化膜のステップカバレ

10 レッジの悪さを補えればよく、それ以上は適宜必要な膜厚（例えば100～200nm）だけ成膜すればよい。  
【0048】以下の工程は、第1、第2の実施の形態と全く同様である。図3Bに示すように、a-Si膜22、a-Si:n<sup>+</sup>膜23を順次成膜し、これらを一括してパターニングすることによりゲート電極3上にゲート絶縁膜29、30を介してアイランド部24を形成する。次に、図3Cに示すように、全面に金属膜を成膜した後、これをパターニングしてドレイン電極9、ソース電極8およびソース線18を形成し、さらにチャンネル部

20 上のa-Si:n<sup>+</sup>膜23を除去してa-Si:n<sup>+</sup>膜からなるオーミックコンタクト層7a、7bを形成する。次に、図3Dに示すように、全面にパッシベーション膜11を成膜し、これをパターニングすることによりコンタクトホール12を形成する。最後に、図4Eに示すように、全面にITO膜を成膜し、これをパターニングすることにより画素電極13を形成する。以上の工程を経て、本実施の形態のTFTアレイベース28が完成する。

【0049】本実施の形態のTFTアレイベース28の製造方法は、銅からなるゲート電極3およびゲート線19上にシリコン窒化膜を成膜する際に、銅膜に直接接触する成膜初期の段階ではモノシランガスの分圧を下げてい

るので、銅とシリコンとの反応が抑制され、銅シリサイドの突起の発生が抑制される。その結果、ゲート電極およびゲート配線に形成するシリコン窒化膜、すなわちゲート絶縁膜29、30の絶縁特性を従来に比べて向上

4を用いて説明する。本実施の形態の液晶表示装置41は、図4に示すように、一対の透明基板31、32が対向して配置され、これら透明基板のうち、一方の基板31が上記TFTアレイベース、他方の基板32が対向基板となっている。TFTアレイベース31の対向面側に画素電極33が設けられるとともに、対向基板32の対向面側に共通電極34が設けられている。さらに、これら画素電極33、共通電極34の各々の上に配向膜35、36が設けられ、これら配向膜35、36間に液晶層37が配設された構成となっている。そして、透明基板31、32の外側にそれぞれ第1、第2の偏光板38、39が設けられ、第1の偏光板38の外側にはバックライト40が取り付けられている。

【0052】本実施の形態の液晶表示装置41によれば、上記のTFTアレイベースを用いたことにより絶縁不良による動作不良等の不具合を生じることなく、動作の高速化を実現することができる。

【0053】なお、本発明の技術範囲は上記実施の形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能である。例えば第1の実施の形態ではシリコン窒化膜形成前に窒化处理、第2の実施の形態では還元処理を行う例を挙げたが、これらを組み合わせ、窒化处理と還元処理の双方を行うようにしてもよい。すなわち、基板を水素ガス雰囲気または水素ガスプラズマに曝して銅配線の表面を還元処理した後、還元処理を施した基板をアンモニアガス雰囲気またはアンモニアガスプラズマに曝して銅配線の表面に銅窒化層を形成し、銅窒化層の表面にシリコン系絶縁膜を形成してもよい。また、銅配線の上層に形成するシリコン系絶縁膜は、シリコン窒化膜、シリコン酸化膜、シリコン酸化窒化膜のいずれであってもよい。

【0054】

【実施例】[窒化处理および還元処理の効果]従来の方法と本発明の方法で得られた銅配線の表面粗さ、および銅配線上層のシリコン窒化膜の絶縁特性を比較した。銅配線の表面処理を何も行わずにその上にシリコン窒化膜を成膜する従来の方法で作製したサンプルのうち、RF印加前の原料ガスの流通時間を100秒としたものを従来例1のサンプル、RF印加前の原料ガスの流通時間を30秒としたものを従来例2のサンプルとした。銅配線形成後、第1の実施の形態で例示した方法で窒化处理を行ったものを実施例1のサンプル、第2の実施の形態で例示した方法で還元処理を行ったものを実施例2のサンプルとした。なお、銅配線の膜厚は100nm、シリコン窒化膜の膜厚は50nm、測定パターンは1mm×1.2mmの電極パターンを絶縁膜で被覆したパターンを用いた。

【0055】上記4種類のサンプルそれぞれにおいて、基板面内の10個所でAFMを用いて表面粗さを測定した。その結果を図5に示す。図5の縦軸は表面粗さ（n



m)である。従来例1では表面粗さが60nm程度と大きく、ばらつきも大きい。従来例2でも表面粗さはまだ30~40nm程度であり、ばらつきも従来例1と同様に大きい。これに対して、窒化処理を行った実施例1では表面粗さが15nm程度に減少し、ばらつきも充分に小さい。還元処理を行った実施例2では表面粗さが10nm程度に減少し、ばらつきはほとんどなくなる。このように、銅配線表面に窒化処理や還元処理を施すことによって、表面粗さを充分に低減できることがわかった。

【0056】次に、上記4種類のサンプルにおいて、シリコン窒化膜の膜厚を50nm、100nm、200nmと変えたものを作製し、それぞれのサンプルにおいて基板面内の16個所でシリコン窒化膜の絶縁耐圧を測定した。その結果を図6に示す。図6の横軸はシリコン窒化膜厚(nm)、縦軸は16測定ポイント中で絶縁耐圧が2MV/cm以下のポイントの数、である。黒丸で示したデータが従来例1、白丸が従来例2、四角が実施例1、三角が実施例2をそれぞれ示している。測定パターンは、下部の銅電極1mm×1.2mmをシリコン窒化膜で絶縁し、次に上部電極1mm×1mmを形成したコン

デンサ構造を用いた。【0057】シリコン窒化膜厚が200nmと厚い時にはどのサンプルも絶縁耐圧が2MV/cm以下のポイントはなく、測定結果に差がないが、シリコン窒化膜厚が100nmに薄くなると、従来例1が8ポイント、従来例2が3ポイントであるのに対し、実施例1、実施例2ともに1ポイントとなった。さらにシリコン窒化膜厚が50nmに薄くなると、従来例1が16ポイント(測定点全部)、従来例2が11ポイントであるのに対し、実施例1が8ポイント、実施例2が7ポイントとなり、従来例1、2に比べて絶縁耐圧が向上している。このように、銅配線表面に窒化処理や還元処理を施すことによって、その上層に形成するシリコン窒化膜の絶縁耐圧を充分に向上できることがわかった。

【0058】図6の測定データにおいて、シリコン窒化膜厚が100nmの時の絶縁耐圧の測定値の分布を示したのが図7~図10である。図7が従来例1、図8が従来例2、図9が実施例1、図10が実施例2のデータをそれぞれ示している。図7~図10の横軸は絶縁耐圧の範囲(MV/cm)、縦軸は各絶縁耐圧範囲のポイントの数、である。絶縁耐圧が2MV/cm以下のポイント数は図6に示した通りであるが、絶縁耐圧が2MV/cmを超えるポイント数の分布を見ても、図7の従来例1、図8の従来例2に比べて、実施例1、実施例2の場合、分布のピークが絶縁耐圧の高い側(図の右側)に移動しているのがわかる。

【0059】[シリコン原子比率の小さいシリコン系絶縁膜を用いる効果]次に、銅配線の直上にシリコン原子比率の小さいシリコン系絶縁膜を成膜する第3の実施の形態で例示した方法により得られるシリコン窒化膜の絶

縁特性について調査した。まず、銅配線の上にシリコン原子の含有比率を変えた下層側シリコン窒化膜を成膜し、基板面内の16個所でシリコン窒化膜の絶縁耐圧を測定した。なお、銅配線の膜厚は100nm、下層側シリコン窒化膜の膜厚は50nm、上層側シリコン窒化膜の膜厚は100nm、測定パターンは下部の銅電極をシリコン窒化膜で絶縁し、上部に金属電極を形成したMIM構造パターンを用いた。

【0060】図11は下層側シリコン窒化膜中のシリコン原子含有比率と絶縁耐圧との相関を示すデータである。図11の横軸はシリコン含有比率(比)、縦軸は16測定ポイント中の絶縁耐圧が4MV/cm以下のポイントの数、である。測定パターンは下部の銅電極をシリコン窒化膜で絶縁し、上部に金属電極を形成したMIM構造パターンを用いた。

【0061】シリコン含有比率が0.41未満のシリコン窒化膜は成膜が不可能である。よって、シリコン含有比率が0.41以上のシリコン窒化膜のうち、0.41~0.44付近までのシリコン含有比率では絶縁耐圧が4MV/cm以下のポイントはないが、シリコン含有比率が0.45になると絶縁耐圧が4MV/cm以下の測定点が2ポイント現れる。この結果から、充分な絶縁耐圧を確保するためには下層側シリコン窒化膜のシリコン含有比率は、0.41ないし0.44が好適であると言える。

【0062】同様に、シリコン酸化膜の絶縁特性について調べた。銅配線の上にシリコン原子の含有比率を変えた下層側シリコン酸化膜を成膜し、基板面内の16個所でシリコン酸化膜の絶縁耐圧を測定した。なお、銅配線の膜厚は100nm、下層側シリコン酸化膜の膜厚は50nm、上層側シリコン酸化膜の膜厚は150nm、測定パターンは下部の銅電極をシリコン窒化膜で絶縁し、上部に金属電極を形成したMIM構造パターンを用いた。

【0063】図12は下層側シリコン酸化膜中のシリコン原子含有比率と絶縁耐圧との相関を示すデータである。図12の横軸はシリコン含有比率(比)、縦軸は16測定ポイント中の絶縁耐圧が4MV/cm以下のポイントの数、である。測定パターンは下部の銅電極をシリコン窒化膜で絶縁し、上部に金属電極を形成したMIM構造パターンを用いた。

【0064】シリコン含有比率が0.32未満のシリコン酸化膜は成膜が不可能である。よって、シリコン含有比率が0.32以上のシリコン窒化膜のうち、0.32~0.34までのシリコン含有比率では絶縁耐圧が4MV/cm以下のポイントはないが、シリコン含有比率が0.345になると絶縁耐圧が4MV/cm以下の測定点が2ポイント現れる。この結果から、充分な絶縁耐圧を確保するためには下層側シリコン酸化膜のシリコン含有比率は、0.32ないし0.34が好適であると言える。

【0065】

【発明の効果】以上、詳細に説明したように、本発明によれば、銅配線の上層にシリコン系絶縁膜を成膜する際に配線表面における突起の発生が抑制できるので、それ程厚い絶縁膜を形成することなく、シリコン系絶縁膜の絶縁特性を従来に比べて向上することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態であるTFTアレ基板の製造方法を示す工程断面図である。

【図2】 本発明の第2の実施の形態であるTFTアレ基板の製造方法を示す工程断面図である。

【図3】 本発明の第3の実施の形態であるTFTアレ基板の製造方法を示す工程断面図である。

【図4】 上記TFTアレ基板を用いた液晶表示装置の構成を示す断面図である。

【図5】 従来例1、従来例2、実施例1、実施例2のサンプルそれぞれの表面粗さの測定結果を示すグラフである。

【図6】 上記4種類のサンプルそれぞれにおいて、シリコン窒化膜厚を代えた場合の絶縁耐圧を示すグラフである。

【図7】 同、従来例1の絶縁耐圧の分布を示すグラフである。

【図8】 同、従来例2の絶縁耐圧の分布を示すグラフ\*

\*である。

【図9】 同、実施例1の絶縁耐圧の分布を示すグラフである。

【図10】 同、実施例2の絶縁耐圧の分布を示すグラフである。

【図11】 下層側シリコン窒化膜中のシリコン原子含有比率と絶縁耐圧との相関を示すグラフである。

【図12】 下層側シリコン酸化膜中のシリコン原子含有比率と絶縁耐圧との相関を示すグラフである。

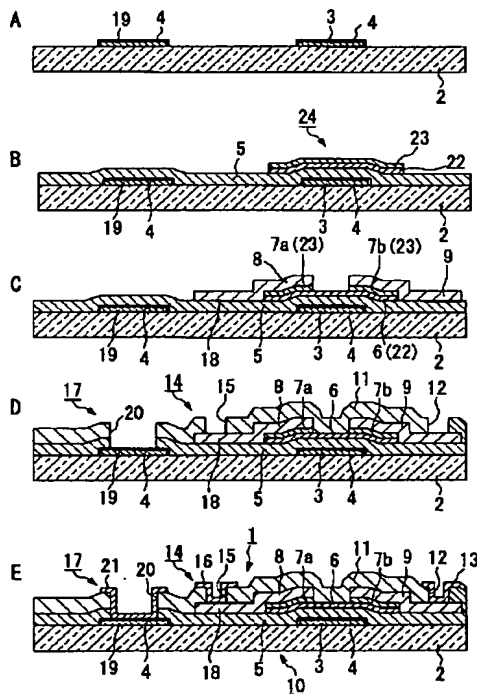
【図13】 従来の製造方法において、銅膜を形成してからその表面にシリコン窒化膜を形成するまでの工程における各工程毎の表面粗さの変化を示すグラフである。

【図14】 モノシランガス流量と銅膜の表面粗さとの関係を示すグラフである。

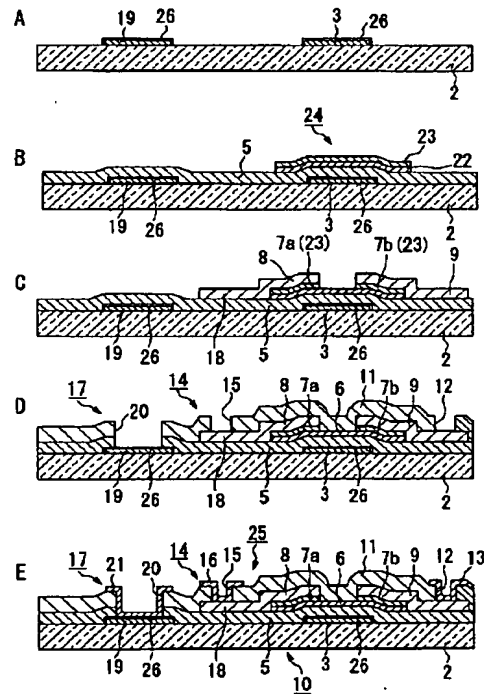
【符号の説明】

- 1, 25, 28 TFTアレ基板（銅配線基板）
- 3 ゲート電極（銅配線）
- 4 銅窒化層
- 5 ゲート絶縁膜（シリコン系絶縁膜）
- 19 ゲート線（銅配線）
- 26 還元処理層
- 29 下層側ゲート絶縁膜（第1のシリコン系絶縁膜）
- 30 上層側ゲート絶縁膜（第2のシリコン系絶縁膜）
- 41 液晶表示装置

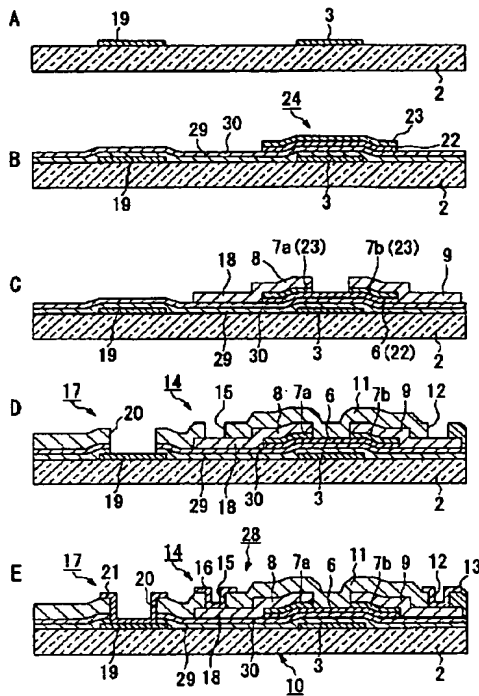
【図1】



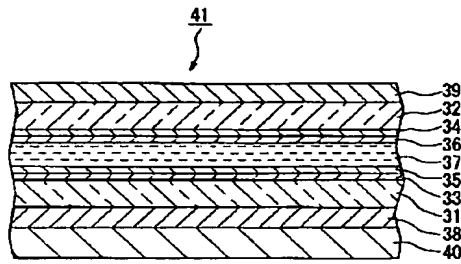
【図2】



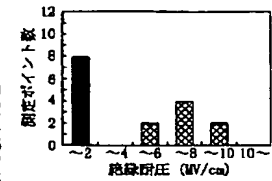
【図3】



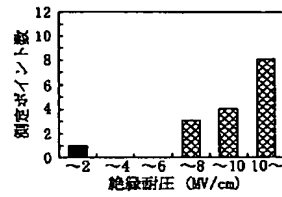
【図4】



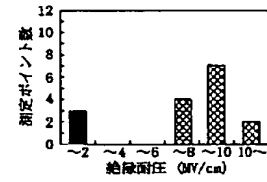
【図7】



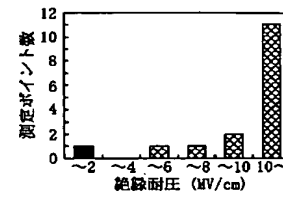
【図10】



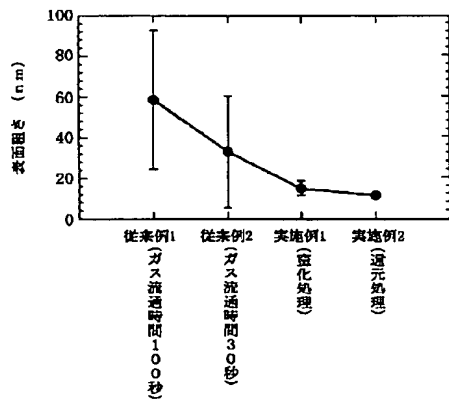
【図8】



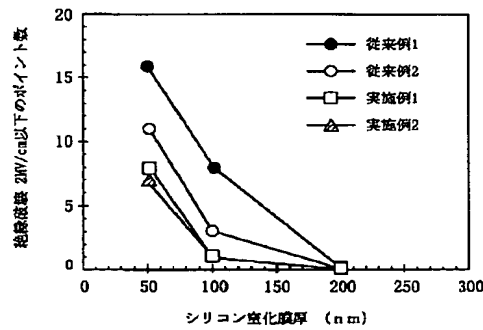
【図9】



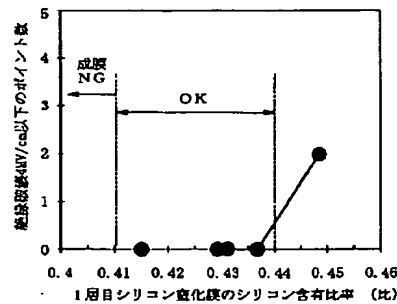
【図5】



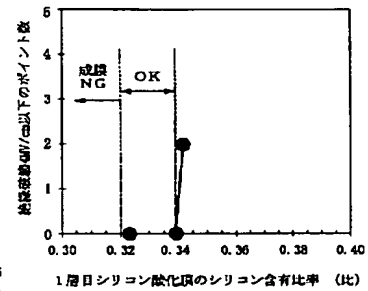
【図6】



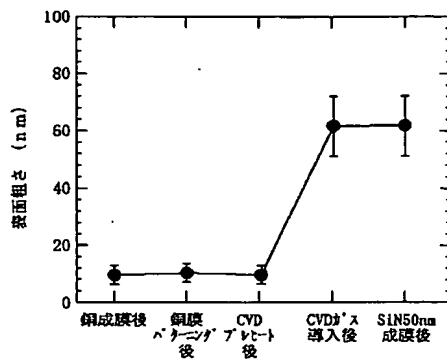
【図11】



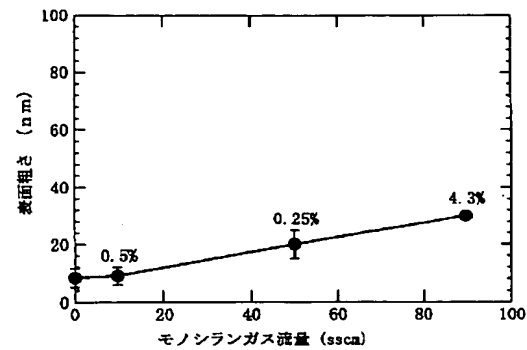
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 吉田 修  
宮城県仙台市泉区明通三丁目31番地 株式  
会社フロンテック内  
(72)発明者 大場 知文  
宮城県仙台市泉区明通三丁目31番地 株式  
会社フロンテック内

F ターム(参考) 2H092 JA26 JA29 JA35 JA36 JA38  
JA42 JA44 JB13 JB23 JB32  
JB33 JB38 KA12 KA16 KA18  
MA05 MA13 MA17 MA22 MA35  
MA37 NA11 NA25 NA27 NA28  
5F033 GG04 HH11 HH32 HH38 JJ38  
KK08 KK11 KK17 KK20 KK32  
QQ00 QQ73 QQ78 QQ90 QQ94  
QQ98 RR04 RR06 RR08 RR20  
SS01 SS02 SS15 VV06 VV15  
WW05 WW06 WW10 XX00  
5F045 AA08 AB04 AB32 AB33 AB34  
AB40 AC01 AC12 AD07 AE19  
AE21 AF07 AF08 BB19 CA15  
CB04 CB10 DC51